

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 01164041  
 PUBLICATION DATE : 28-06-89

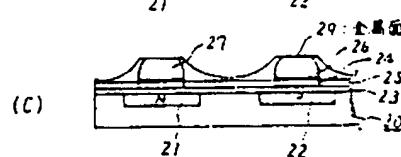
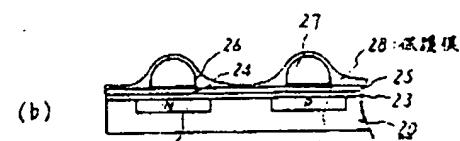
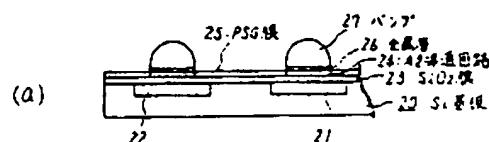
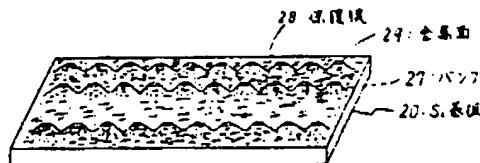
APPLICATION DATE : 21-12-87  
 APPLICATION NUMBER : 62321370

APPLICANT : OKI ELECTRIC IND CO LTD;

INVENTOR : USHIDA YOICHI;

INT.CL. : H01L 21/31 H01L 21/60 H01L 21/92

TITLE : IC ELEMENT HAVING BUMP STRUCTURE AND ITS MANUFACTURE



**ABSTRACT :** PURPOSE: To enhance reliability by a structure wherein, in an IC element having a bump structure, the top part of a bump is exposed and other parts are covered with a protective film.

CONSTITUTION: A diffusion treatment is executed as a P-type diffusion layer 21 and an N-type diffusion layer 22; an SiO<sub>2</sub> film 23 is formed simultaneously. In addition, a treatment of a protective film such as a PSG film 25, a nitride film or the like is executed; a metal layer 26 is formed; a bump 27 is formed on the metal layer 26. Then, a protective film 28 composed of, e.g., an epoxy resin is formed on a wafer whose bump is treated. In addition, the wafer as it is chucked; it is sucked to a table by means of a vacuum in such a way that the bump becomes the surface; a table corresponding to a table of a drilling machine is used as a chucking table of the wafer; a grinding wheel is set on the side where a drill is attached and is turned; a metal face 29 on the top part of the bump is exposed. Because cutting chips or the like are apt to be produced on the assembly treated in the above manner; therefore this assembly is washed cleanly and is dried.

COPYRIGHT: (C) JPO

*28 is epoxy resin;  
 but may be polysiloxane resin } OR  
 silicon resin }*

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

平1-164041

⑫ Int.Cl.<sup>4</sup>

H 01 L 21/31  
21/60  
21/92

識別記号

府内整理番号

⑬ 公開 平成1年(1989)6月28日

Z-6708-5F  
Q-6918-5F  
F-6708-5F

審査請求 未請求 発明の数 2 (全5頁)

⑭ 発明の名称 バンプ構造を有する IC 素子とその製造方法

⑮ 特願 昭62-321370

⑯ 出願 昭62(1987)12月21日

⑰ 発明者 田中 誠 悅 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内  
⑱ 発明者 牛田 陽一 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内  
⑲ 出願人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号  
⑳ 代理人 弁理士 清水 守

明細書

1. 発明の名称

バンプ構造を有する IC 素子とその製造方法

2. 特許請求の範囲

(1) バンプの頂上部が露出し、その他の部分は保護膜によって覆われるよう構成したことを特徴とするバンプ構造を有する IC 素子。

(2) バンプ構造を有する IC 素子の製造方法において、

(a) 該バンプを有する IC の全表面に保護膜を形成する工程と、

(b) 前記バンプの頂上部を除去して該バンプを露出する工程を施すこととするバンプ構造を有する IC 素子の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はバンプ(突起)構造を有する IC(集積回路)素子とその製造方法に関する。

(従来の技術)

バンプ構造を有する IC(集積回路)素子は、フリップチップと呼ばれ、最近ではファクシミリの印字回路等の厚膜回路として面実装されるようになってきている。

これによれば、コストダウンを図ることができ、益々需要が増大する傾向にある。

以下、図に基づいて説明する。

第3図及び第4図はかかる従来のバンプ構造を有する IC 素子の実装方法の説明図である。

第3図は、通常、厚膜及び薄膜回路に使用されるフェースダウン(Face down)方式で基板に接合される、所謂フリップチップ(Flip chip)の実装方法を示したものであり、第3図(a)は IC 素子の断面図、第3図(b)は IC 素子の回路基板への実装状態を示す断面図、第3図(c)は IC 素子の回路基板への実装状態を示す平面図である。

この実装方法の特徴は、IC 素子(ウエハ)1 上にハンダ、金、銀、銅、ニッケルからなるバンプ2を設ける。基板回路3との接合はバンプ2がハンダの融点を利用し、リフローで行う。ハンダ

以外の他の金、銀、銅、ニッケルの場合は、熱圧着又は超音波エネルギー、或いは熱圧着と超音波を併用することで、回路基板3に接合させる。回路基板3はガラス系、セラミック系、プラスチック系と多様に使用できる。そして、信頼性を向上させるために、フェースダウンボンディングを行った後に、樹脂でコーティングするのが一般的である。

このようにコーティングするのは、バンプが形成されたIC素子の表面1aは、SiO<sub>2</sub>(酸化シリコン)、PSG(リン、ガラス)、Al(アルミニウム)、SiN<sub>x</sub>(窒化シリコン)で構成されており、コーティングなしでは耐湿性が悪くなり、水分の侵入を防ぐために、通常はシリコン系樹脂(例えばJCR-6110)を最初にコーティングし、次に、エポキシ系樹脂のコーティングを行う。このコーティングは、要求する信頼度によって、シリコン系樹脂コーティングのままでよいし、エポキシ系樹脂のみのコーティングでもよいが、エポキシは一般的に硬化時の収縮応力が大きく、I/Cチップ表面17のパッド18に接合する。所謂アウター・リードポンディングを行う。

インナー・リードポンディングの時のリードはポリイミドテープ13に張り付けられた鋼箔をエッチングでリード14aにし、ハンダメッキ又はスズメッキを行い、このハンダ又はスズメッキ層15を介し、バンプ構造をもつIC素子11のバンプ12上に熱圧着又は超音波エネルギー、又は超音波エネルギーと熱圧着を併用することで接合を行う。そして、先のフリップチップの場合と同様ICチップの表面の構造は変わらないから樹脂によるシールを行う。この樹脂シールがICの信頼性、耐湿性を決める。しかし、液状樹脂の場合はバンプ側のみのボッティングなので得られる耐湿性には限界がある。

#### (発明が解決しようとする問題点)

しかしながら、前記した第3図及び第4図のバンプ構造を有するIC素子は、以下の問題点を有している。

(1) 侵入してくる水分に弱い。これはIC素子の

面にダメージを与えることもあり、注意を要する。

なお、第3図において、4は回路基板3上に形成されるニッケル、金メッキの配線パターン、5はシール樹脂である。

第4図は、従来の他の例を示すテープキャリアポンディング(tape carrier bonding)又はTAB(tape automatic bonding)と呼ばれる方式の説明図であり、次のような特徴を持っている。

このポンディング方式はインナー・リードポンディング(第4図(a)及び第4図(b)参照)とアウター・リードポンディング(第4図(c)参照)に分かれる。

まず、第4図(a)及び第4図(b)に示すように、IC素子11のバンプ12上にメッキされたリード14のインナー・リード14aを接合する。所謂インナー・リードポンディングを行い。その後、樹脂16等でシールし、電気的測定を行い、その組み立てられたIC素子11のアウター・リード14bを、第4図(c)に示すように、例えば、ガラスエポキシ或いはセラミックからなる基板19上の配線バター

表面構造が水分に弱い構造であり、しばしば配線電極が侵入してくる水分と反応し、腐食が起こるためである。

(2) バンプ構造を有するIC素子は時にシリコン(Si)等の粉末カケラが付着しており、これがフェースダウンで基板に接合する時に、チップ表面に傷をつけ不良に至らしめる。

(3) バンプ構造を有するIC素子に僅かな欠陥がある場合、フェースダウンで基板へ接合後、樹脂でシールした際、その収縮応力でIC素子の表面に応力がかかり僅かな欠陥を更に大きくし、不良に至らしめる。

本発明は、上記問題点を除去し、信頼性の高いバンプ構造を有するIC素子とその製造方法を提供するものである。

#### (問題点を解決するための手段)

本発明は、上記問題点を解決するために、バンプ構造を有するIC素子において、バンプの頂上部が露出し、その他の部分は保護膜によって覆われるよう構成したものである。

そのバンプ構造を有するIC素子の製造方法は、

- (a) バンプを有するICの全表面に保護膜を形成する工程と、(b) 前記バンプの頂上部を除去して該バンプを露出する工程を有するものである。

(作用)

本発明によれば、酸化、ホトリソ、拡散、ホトリソ、蒸着工程を経たIC素子にバンプ処理を施した後、このIC素子の表面を、例えば、エポキシ樹脂コーティング材を含む有機溶剤液に浸漬し、その後、硬化のための乾燥を行う。この処理によりバンプ構造をもつウエハの表裏全面に樹脂の薄い膜がバンプ表面を含む全面に得られる。この後、バンプの頂上側を研磨砥石で研磨し、所定の金属接合面を得る。その後、研磨汚れを洗い落とし、IC素子をスクリーピング整列を行う。こうして得られたバンプ構造をもつIC素子は表面と裏面に樹脂の薄い保護膜が具備される。このように保護膜が形成される結果、スクリーピング工程で受ける外部からの衝撃や基板への接合時に受ける衝撃時の保護機能を有すると共に、基板への搭載後

の水分の侵入に対する保護機能を有する。

(実施例)

以下、本発明の実施例について図面を参照しながら詳細に説明する。

第1図は本発明の実施例を示すバンプ構造を有するIC素子の外観を示す斜視図、第2図は第1図に示すIC素子の製造工程断面図である。

本発明に係るIC素子は、第1図に示すように、Si基板20（シリコンサブストレート）に設けられるIC素子のバンプ26の頂上部を除去して、金属面28が露出し、その他の部分は保護膜27によって覆われた構造を有する。

次に、本発明のIC素子の製造方法を第2図を参照しながら説明する。

第2図(a)に示すように、20はSi基板で、例えば、P型拡散層21、N型拡散層22の様に拡散処理が行われ、同時に、SiO<sub>2</sub>膜23が形成される。その後、Al（アルミニウム）導通回路24が形成され、更に、PSG膜25又は窒化膜等の保護膜処理が行われ、その後、バンプを形成したい箇所のみホトリ

ソでPSG膜25又は窒化膜等の保護膜の穴あけを行い、金属層26を形成し、その金属層26上にバンプ27が形成される。このバンプ27の形成は、一般に、バンプ材質の電気メッキによって行い、この電気メッキ後、バンプ以外のメタルを除去し、最終的にバンプ27が得られる。

次に、第2図(b)に示すように、バンプ処理が完了したウエハに、例えば、エポキシ樹脂からなる保護膜28を形成する。即ち、まず、バンプ処理を終えたらウエハは表面に埃等が付着しないよう保管する。もし、異物とか埃が付着した時は洗浄を行う。このウエハの保護膜形成の前に処理液の原液、例えば、エポキシ樹脂（例えば、市販のCC-01-L3）を有機溶剤、例えば、アセトンで希釈し混合した液にこのウエハを浸漬する。この混合の比率は要求する保護膜の厚みによって決められる。浸漬したら十分に攪拌し、バンプのつけ根まで気泡がないように塗布する。塗布後、このエポキシ膜を完全に硬化させる。気泡なく均一な被膜を得るために硬化条件は最初100℃×30分で、

次に200℃×60分のように低温側で有機溶剤を飛ばし高温側で完全に硬化させる2段キュアーが望ましい。

なお、上記エポキシ樹脂に代えて、例えば、エポキシ系、ポリイミド系、シリコン系樹脂を用いるようにしてもよい。

この第2図(b)の状態では、フェースダウンで基板等に接合する場合は、バンプの頂上に保護膜28があるので接合ができない。そこで、この頂上の保護膜28を均一に取り除くために、ウエハのままでチャックし、テーブルにバキューム（真空）でバンプ側を表面にして吸引し、ボール盤のテーブルに相当するものをウエハのチャックテーブルとしてドリルを取り付ける側に砥石をセットし、回転させることで、第2図(c)に示すように、バンプ頂上の金属面29を露出させる。勿論、このバンプの金属面28を露出させる方法は幾通りもあり、ラッピングマシンにセットし、処理できることは勿論である。以上のように処理されたものは切削屑等が生じるのできれいに洗浄、乾燥を行い、最

## 特開平1-164041 (4)

終的に保護膜を有するバンプ構造を有するIC素子を得ることができる。

なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能であり、これらを本発明の範囲から除外するものではない。

### (発明の効果)

以上、詳細に説明したように、本発明によれば、バンプ構造を有するIC素子がバンプの頂上部を除いて保護膜を有するので、

(1) 個々のダイスにする際、スクライビングしてダイストレイ等に吸引ピンセント等でピックアップして並べる時、保護膜があるからダイスの表面に傷がつくことはない。これに対して、従来の方法では、ウエハからダイスにする時のスクライビングでSiの粉末が発生し、その粉末がエアーピンセットの先端に付着し、ダイスの吸引時にダイス裏面に傷がつく。

(2) スクライビングされたダイスが実際の回路基板にフェースダウンで接合する時、異物等が介存

するとダイス面に傷が発生するが、本発明の場合、異物等が介存しても保護膜の存在によりダイス面に傷が発生することはない。

(3) 上記のように保護膜が形成される結果、スクライビング工程で受ける外部からの衝撃や基板への接合時に受ける衝撃時の保護機能を有すると共に、基板への搭載後の水分の侵入に対する保護機能をも有する。

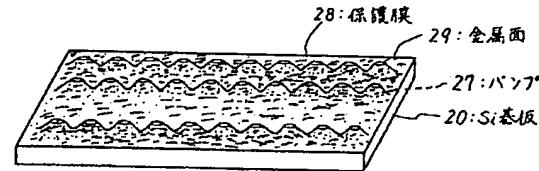
特に、上記したIC素子を数十個用いて1回路を構成する場合、それらのIC素子のうち1個でも不良があると、その1回路が不良となり大きな損失となるが、上記した信頼性の高いIC素子を得ることにより、それによって、組み合わされる回路の信頼性を向上させることができる。

### 4. 図面の簡単な説明

第1図は本発明の実施例を示すバンプ構造を有するIC素子の外観を示す斜視図、第2図は第1図に示すIC素子の製造工程断面図、第3図及び第4図は従来のバンプ構造を有するIC素子の実装方法の説明図である。

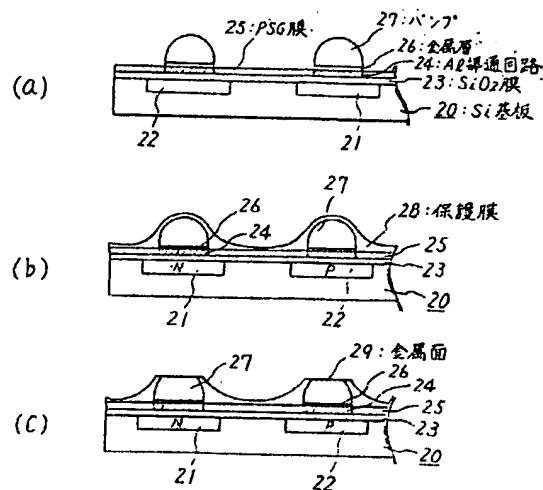
20…Si基板、21…P型拡散層、22…N型拡散層、  
23…SiO<sub>2</sub>膜、24…Al(アルミニウム)導通回路、  
25…PSG膜、26…金属層、27…バンプ、28…保護膜、29…金属面。

特許出願人 沖電気工業株式会社  
代理人 弁理士 清水守



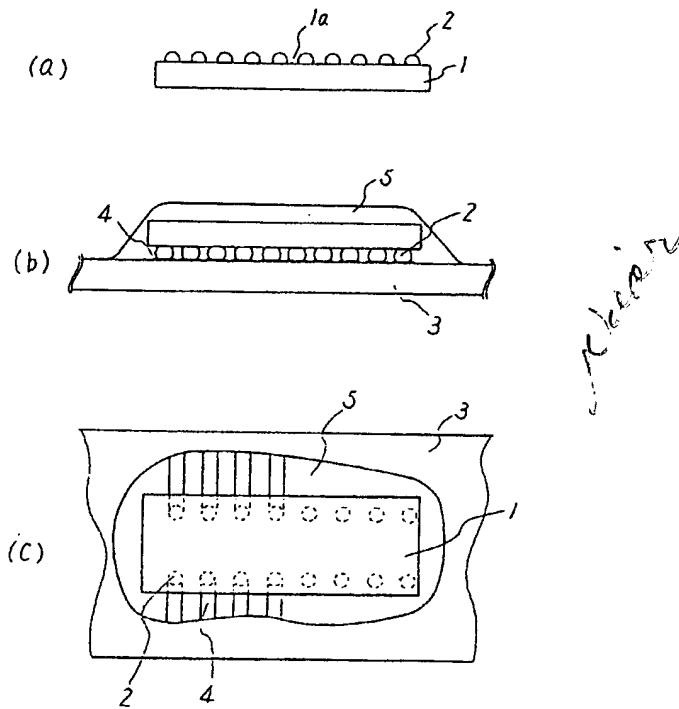
本発明のバンプ構造を有するIC素子の外観斜視図

第1図



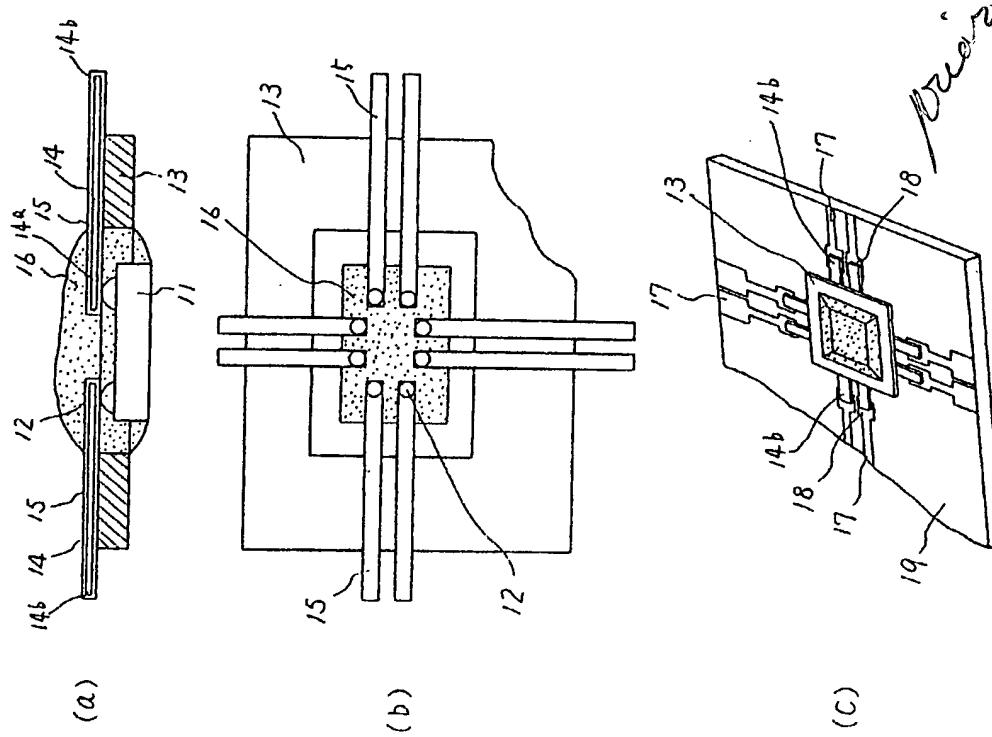
本発明のバンプ構造を有するIC素子の製造工程断面図

第2図



従来のバンワ構造を有するIC素子の実装説明図

第3図



従来の他バンワ構造を有するIC素子の実装説明図

第4図